

# 3D-IC 先進製程來臨對我國材料與設備 產業之商機探討



作者：張致吉

委託單位：經濟部技術處

執行單位：財團法人工業技術研究院  
產業經濟與趨勢研究中心

中華民國 101 年 10 月

## 專有名詞對照表

英文簡稱	英文全名	中文名稱
CSP	Chip Scale Package	晶片級構裝
WLP	Wafer Level Package	晶圓級構裝
WLCSP	Wafer Level Chip Scale Package	晶圓級晶片構裝
FOWLP	Fan out Wafer Level Package	扇外型晶圓級構裝
DAF	Die Attach Film	晶片接合膜
CUF	Capillary Underfill	毛細填充膠
MUF	Molded Underfill	成型底部填充膠
NUF	No-Flow Underfill	非流動性底部填充膠
CMP	Chemical Mechanical Polishing	化學性機械研磨
NCF	Non Conductive Film	非導電膜
CTE	Coefficient of Thermal Expansion	熱膨脹係數
TSV	Through Silicon Via	直通矽晶穿孔封裝技術
DRIE	Deep reactive-ion etching	深度反應離子蝕刻
KGD	Known Good Die	確認良品晶片
SiP	System In Package	系統構裝
IPD	Integrated Passive Device	積體被動元件
PoP	Package On Package	堆疊式封裝的疊層構裝

## 摘要

以 300mm 晶圓大小估計，目前全球晶圓級構裝需求量將近 1,500 萬片，估計至 2016 年市場將成長超過 3,000 萬片的需求量，其中又以 3D-IC 的成長最快速。

材料與設備在先進構裝技術發展的趨勢上，始終扮演關鍵的角色，在 3D-IC 的導入下，材料需求將從 2012 年 6.5 億美元成長至 2016 年 17.9 億美元，設備需求將從 2012 年 7.9 億美元成長至 2016 年 24.7 億美元；先進構裝技術的發展除了改變全球構裝產業的生態亦將引發產業供應鏈的變革，也連帶影響上游的材料與設備產業技術的發展。

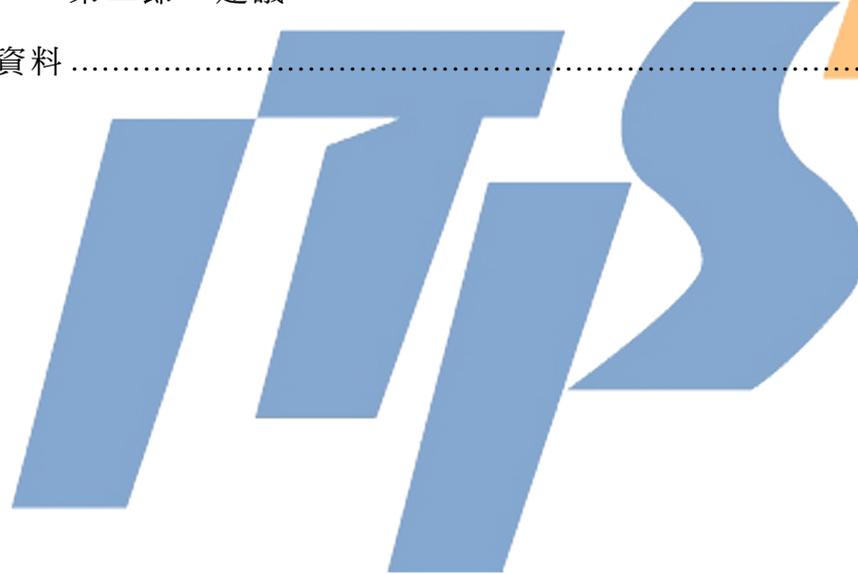
台灣在中低階的材料與構裝製程的部分中段設備之技術能力已發展成熟，在進入 3D-IC 世代之後是否有重新參與的機會，當此關鍵時刻，對我國構裝與材料暨設備廠商而言，除了發揮既有的技術能量外，更應了解下世代產業生態改變狀況及未來產業發展之利基市場所在，才能明確的擬定策略再創佳績。

本報告的內容從大環境的變化與終端產品的需求開始觀察，深入探討能夠滿足未來終端系統存在的型態，其背後所需要的構裝技術與其所衍生的材料技術與相關的設備，以及國內產業發展的機會。文章從市場數據的解析到產業技術與現況的概述分為七個章節，除了緒論，分別是：大環境的變化，3D-IC 先進製程帶來的機會與挑戰，3D-IC 重要技術衍生的材料需求，全球 3D-IC 構裝材料市場概況，國內構裝材料技術的發展現況以及結論與建議。

## 目 錄

第一章	緒 論 .....	1-1
	第一節 研究目的 .....	1-1
	第二節 研究方法與範圍 .....	1-2
	第三節 研究架構 .....	1-3
	第四節 研究限制 .....	1-4
第二章	大環境的變化 .....	2-1
	第一節 終端產品的發展軌跡 .....	2-1
	第二節 全球多功能終端產品市場預估 .....	2-4
	第三節 2012 年終端應用市場的成長貢獻度 .....	2-6
第三章	3D-IC 先進製程帶來的機會與挑戰 .....	3-1
	第一節 推動 3D-IC 先進製程的因素 .....	3-1
	第二節 3D-IC 先進製程帶來的機會 .....	3-3
	第三節 綜合 3D-IC 關鍵技術 .....	3-6
	第四節 3D-IC 先進製程的挑戰 .....	3-9
第四章	3D-IC 重要技術衍生的材料需求 .....	4-1
	第一節 3D-IC 衍生的重要技術 .....	4-1
	第二節 Stacked-CSP 的趨勢 .....	4-3
	第三節 載板的解決之道 .....	4-4
	第四節 TSV 構裝技術挑戰 .....	4-5
	第五節 3D-IC 衍生的材料需求 .....	4-8
第五章	全球 3D-IC 構裝材料市場概況 .....	5-1
	第一節 全球 3D-IC/WLP 材料與耗材市場推估 .....	5-4
	第二節 全球 3D-IC/WLP 設備市場推估 .....	5-24

第三節	3D-IC 發展下產業鏈與生態的變化.....	5-28
第六章	國內構裝材料技術的發展現況 .....	6-1
第一節	材料的選擇考量 .....	6-1
第二節	分析歸納 .....	6-4
第三節	國內供應商攻頂時遇到的狀況 .....	6-7
第四節	國產材料與設備廠商進入策略 .....	6-9
第七章	結論與建議 .....	7-1
第一節	結論 .....	7-1
第二節	建議 .....	7-3
參考資料	.....	8-1



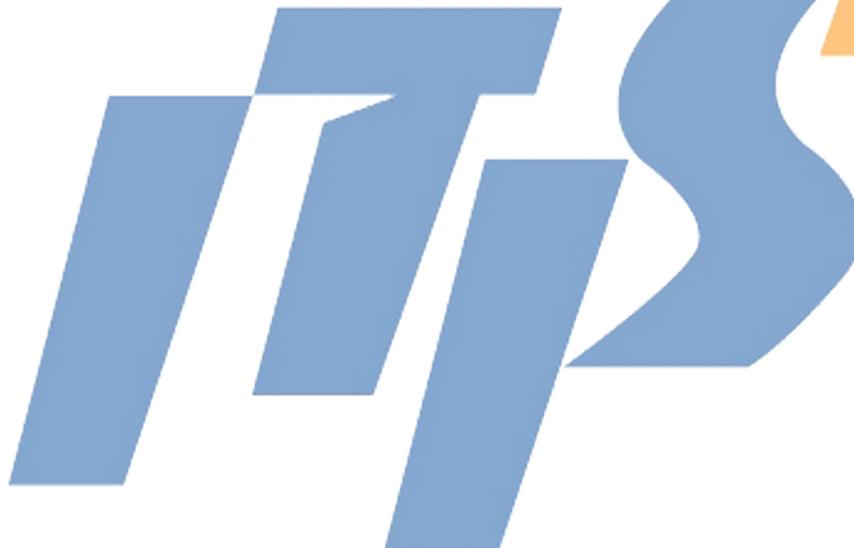
## 圖目錄

圖 1-1	研究流程與架構 .....	1-3
圖 2-1	半導體與終端產品發展的相關圖 .....	2-3
圖 2-2	新世代終端產品趨勢 .....	2-3
圖 2-3	2010~2015 年全球終端產品市場規模 .....	2-5
圖 2-4	2012 年終端應用市場成長貢獻度 .....	2-6
圖 2-5	各類終端產品構裝方式比較 .....	2-7
圖 3-1	未來積體化元件的構裝 .....	3-2
圖 3-2	2010~2014 年全球構裝材料市場規模趨勢分析 .....	3-3
圖 3-3	全球晶圓級構裝需求統計 .....	3-4
圖 3-4	3D-IC 綜合關鍵技術 .....	3-8
圖 3-5	國內 2.5D/3D-IC 產業生態範例 .....	3-10
圖 3-6	3D-IC 產業結構發展關係圖 .....	3-10
圖 4-1	晶片堆疊演進 .....	4-3
圖 4-2	載板熱膨脹關係圖 .....	4-4
圖 4-3	晶圓薄化與製程設備 .....	4-6
圖 5-1	全球 WLP 佔半導體 IC 晶圓比重分析 .....	5-2
圖 5-2	全球 3D-IC 與 WLP 用設備與材料市場預估 .....	5-2
圖 5-3	全球 3D-IC 與晶圓級構裝需求 .....	5-3
圖 5-4	全球 3D-IC 晶圓級構裝材料與耗材市場推估 .....	5-4
圖 5-5	CMOS 與 SOI 兩種晶圓之晶背薄化過程的示意圖 .....	5-7
圖 5-6	全球晶圓級構裝 CMP 用耗材的市場規模 .....	5-9
圖 5-7	暫時性接合/剝離材料在封裝結構示意圖 .....	5-10

圖 5-8	全球晶圓級構裝用暫時性接合/剝離材料的市場規模 .....	5-11
圖 5-9	Namics 公司的產品範例(for Flip Chip Underfill applications).....	5-14
圖 5-10	成型底部填充膠製程處理 .....	5-15
圖 5-11	Namics 公司的產品範例(for Semiconductor Encapsulant applications).....	5-16
圖 5-12	預塗底部填充膠製程處理 .....	5-17
圖 5-13	全球晶圓級封裝用底部填充材料的市場規模 .....	5-18
圖 5-14	2010 年覆晶與載板封裝用點部填充膠市場 .....	5-20
圖 5-15	預估 2015 年覆晶與載板封裝用點部填充膠市場 .....	5-21
圖 5-16	全球晶圓級構裝用固態模封材料的市場規模 .....	5-23
圖 5-17	全球 3D-IC 晶圓級構裝所需要的設備市場推估 .....	5-24
圖 5-18	3D-IC 整體產業鏈的發展與生態體系.....	5-30
圖 5-19	3D-IC 供應鏈生態模式組合一 .....	5-31
圖 5-20	3D-IC 供應鏈生態模式組合二 .....	5-31
圖 5-21	3D-IC 供應鏈生態模式組合三 .....	5-31
圖 5-22	3D-IC 供應鏈生態模式組合四 .....	5-32

## 表目錄

表 4-1	堆疊構裝技術與相關材料.....	4-2
表 5-1	國際大廠關鍵材料供應商之比較與追蹤 .....	5-6
表 5-2	國際大廠關鍵設備供應商之比較與追蹤 .....	5-25
表 5-3	3D-IC 製程用國際大廠設備供應商整理 .....	5-26
表 6-1	適用於 3D-IC 製程所需的產品 .....	6-2
表 6-2	國內廠商有機會參與的 3D-IC 製程用材料與設備 .....	6-6
表 6-3	國產材料與設備廠商進入策略.....	6-9



## 第一章 緒論

### 第一節 研究目的

構裝技術與構裝型態持續朝向先進堆疊的方式發展，根據國際半導體技術藍圖(ITRS)，在成本與效率的考量下，3D-IC 將更具有輕薄短小、低耗電以及多功能的優勢，全球半導體巨頭 Intel、Samsung、IBM 與台積電，亦於 2010 年宣布將推動半導體產業進入 3D-IC 世代。

然而，材料與設備在 3D-IC 構裝技術發展的趨勢上，始終扮演關鍵的角色，在 3D-IC 的導入下，亦將對於全球構裝產業生態改變引發變革，甚至也連帶影響上游包括構裝的材料與設備產業生態與經營模式。

國內大廠在爭取蘋果下世代手機晶片訂單的決戰關鍵，其中重要因素在於材料與構裝是否成熟。

台灣雖然在先進製程材料上處於落後的局勢，然而在中低階的材料技術能力已發展成熟，在進入 3D-IC 世代之後，是否有重新參與的機會是本計畫研究的最主要目的。

## 第二章 大環境的變化

### 第一節 終端產品的發展軌跡

科技的進步始終來自於人類對夢想的追逐，3C 終端產品的發展亦即是你我時代高科技人夢想的實現。

拜科技進步之賜，人類開始有可攜式的筆記型電腦使用的起始點大約在 1998~1999 年，2000 年除了是千禧年的喜悅外，我們可以看到可攜式的筆記型電腦開始大量風行，大約同一時間我們也看到了無線通訊用的大哥大普及化，到了 2000 年開始變成了掌上型手機的代表。

筆記型電腦的功能承接了傳統電腦的任務，除了儲存大量的資訊與極快的運算外，也開始被賦予輕薄短小的外型，除了讓使用者攜帶方便，更讓此項終端產品的普及化速度加快，2000 年~2005 年也可說是第一代筆電風行普及化的成長時代，而相對於半導體的市場規模與需求雖然不像 2000 年的大，但卻也因為新產品的上市，促使半導體市場需求再度從 2001 年起飛 ....

## 第三章 3D-IC 先進製程帶來的機會與挑戰

### 第一節 推動 3D-IC 先進製程的因素

談到終端產品的演進時，其主要的的需求因素有三：當尺寸被要求減少 35%、操作功率被要求要降低 50%，但是要增加產品的功能與增加 8 倍的頻寬，在此嚴苛條件的要求下，要成就終端產品輕薄短小多功能，就必須突破摩爾定律原有的架構，超越二維(2D)構裝機制，發展所謂的三維(3D-IC)的製程與構裝技術。利用這樣的新思維模式與新技術去解決有限空間內單位元件的密度，目前看到可以適用元件積體化的產品有：記憶體(Memory)、邏輯運算元件(Logic)、高頻元件/模組(RF)、微機電元件(MEMS)、感測元件(Sensors)以及影像與光電元件等。

因此，我們也可以看到先進製程的趨勢即是：高性能、高密度、低成本並且要集合晶圓級封裝技術標準，利用這項新思維的模式以新技術去解決未來的構裝要求，才能適用於未來的積體化元件，世界先進國家包括我國的台積電、聯電以及日月光、矽品等半導體與封裝大廠，無一不正在朝此方向努力中，Samsung 甚至宣布 2013 年將示出以 3D-IC 的 TSV 技術完成的 Wide IO Memory 產品...

## 第四章 3D-IC 重要技術衍生的材料需求

### 第一節 3D-IC 衍生的重要技術

在談 3D-IC 衍生的重要技術時要先從先進構裝的結構來解析，目前的立體構裝有三類：堆疊式的晶片級構裝(Stacked-Chip Scale Package 簡稱 Stacked-CSP)，堆疊式封裝的疊層構裝(Package on Package 簡稱 PoP)以及直通矽晶穿孔(Through-Silicon Via 簡稱 TSV)封裝技術。其相關的材料整理如表 4-1 所示：

堆疊式的晶片級構裝(Stacked-CSP)需要傳統的打線技術，堆疊晶片需要用到的主要材料有：晶片接合膜(Die Attach Film)、IC 載板(Substrate)以及固態模封材料(Molding Compound)。由於堆疊式的晶片級構裝的應用趨勢主要在行動通訊終端產品的記憶體元件方面，在落實高密度與穩定的晶片級(CSP)堆疊過程中 Die attach film (DAF)扮演重要角色。

堆疊式的封裝疊層構裝(PoP)由於堆疊的元件與材料就厚重，不僅需要更堅固的 IC 載板，更需要散熱良好的材料，而其載板的超低熱膨脹係數(Ultra Low-CTE)為主要解決之道，另外還有固態模封材料以及晶片用接合膜與毛細填孔的底部封裝劑(Capillary Under fill, CUF)等材料的搭配 ....

## 第五章 全球 3D-IC 構裝材料市場概況

根據國際級市場調查報告認為：在未來的半導體產業市場，晶圓級構裝將展現出驚人的潛力(如圖 5-1)，意味著這是一個無可限量的產業機會，尤其是當 3D-IC 構裝技術顛覆傳統從根本的改變，其先進製程同時也促成了新設備的建置與新材料的發展機會。

半導體產業長久的運行下，一直以來皆承接著摩爾定律的規範在發展，期盼未來的五年可以因為 3D-IC 與晶圓級構裝的時代來臨，將為材料與設備的整體市場規模分別以年複合成長率(CAGR)25%與 38%成長達 18 億美元與 25 億美元(如圖 5-2 所示)。這兩項產業成長的主要動力來自於覆晶晶圓凸塊(flip-chip wafer bumping)、晶圓級晶片構裝(WLCSP)、以及扇外型晶圓級構裝(FOWLP)的技術，並且由於 3D-IC 技術的發展可以將 3DTSV 應用到無線通訊的終端產品中的堆疊記憶體，邏輯元件中的寬輸出/入介面(Wide I/O Interface)以及記憶體 IC 與 CMOS 影像感測元件，甚至微機電(MEMS)與其他異質整合的堆疊應用，如同我們在前面幾章所提到的應用市場面，而 3D-IC 在整體晶圓級構裝的比重逐漸嶄露頭角。

## 第六章 國內構裝材料技術的發展現況

長久以來，台灣半導體晶圓代工在全世界產業是站在舉足輕重的地位，然而自 1980 年代台灣第一家半導體上市公司創立至今歷經 30 多年，國內在半導體設備與材料的供應上仍絕大部分是仰賴先進各國大廠的提供，縱然歷經 30 多年的淬煉，雖然也有為數不少的國內設備供應商與材料供應商發展起來，但是能夠將產品順利的打進國內大廠還是少之又少，當此 3D-IC 先進製程來臨時，國內產業有多少的準備？又有多少的機會？讓我們先從國產具潛力的材料與設備產品來探究。

### 第一節 材料的選擇考量

3D-IC 所用的材料與半導體前段製程有許多相似之處，但是在需求的規格上不像前段製程所需要的精密(如果說前段製程的精密度以奈米級(nm)來認定，那麼 3D-IC 的中段製程與後段封裝所需要的規格等級是相當的，大約都在微米級( $\mu\text{m}$ ))，在探討材料方向時的前提，會先考慮以下條件：

## 第七章 結論與建議

- 一、 結論
- 二、 建議



# 《3D-IC先進製程來臨對我國 材料與設備產業之商機探討》

全本電子檔及各章節下載點數，請參考智網公告....

電話 | 02-27326517

傳真 | 02-27329133

客服信箱 | itismembers@micmail.iii.org.tw

地址 | 10669 台北市敦化南路二段 216 號 19 樓

劃撥資訊 | 帳號：01677112

戶名：財團法人資訊工業策進會

匯款資訊 | 收款銀行：華南銀行—和平分行

(銀行代碼：008)

戶名：財團法人資訊工業策進會

收款帳號：98365050990013 (共 14 碼)

服務時間 | 星期一~星期五

am 09:00-12:30 pm13:30-18:00



如欲下載此本產業報告電子檔，

請至智網網站搜尋，即可扣點下載享有電子檔。

ITIS 智網：<http://www.itis.org.tw/>